

Japanese Utility Model Publication of Examined Utility

Model Application No. 6-44093 (JPY 6-44093)

Published on November 14, 1994

[Translation of Utility Model Claim]

A stage driving apparatus for driving a stage (2, 3, 4), on which a sample (P) is placed, in two dimensions, within a vacuum chamber (1), the apparatus comprising:

a moving member (13) disposed in the vacuum chamber (1) together with the stage (2, 3, 4) such that the moving member (13) moves in at least one direction (X) in the two dimensions;

a connecting plate (14) for connecting the moving member (13) and the stage (2, 3, 4) such that the stage (2, 3, 4) is driven in the one direction (X) by the moving member (13); and

a magnetic shield cover (19) having a slit (20) through which the connecting plate (14) traverses, the magnetic shield (19) covering only the moving member (13) over the moving range of the moving member (13).

T S1/5/1

1/5/1

DIALOG(R) File 347:JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

04400193 **Image available**
SYSTEM FOR CHANGING-OVER DUPLICATING DEVICE

PUB. NO.: 06-044093 [JP 6044093 A]
PUBLISHED: February 18, 1994 (19940218)
INVENTOR(s): MIZUGUCHI TADASHI
YAMAMOTO TAKAAKI
APPLICANT(s): NEC CORP [000423] (A Japanese Company or Corporation), JP
(Japan)
NEC COMMUN SYST LTD [491066] (A Japanese Company or
Corporation), JP (Japan)
APPL. NO.: 04-079676 [JP 9279676]
FILED: April 01, 1992 (19920401)
INTL CLASS: [5] G06F-011/20; G06F-015/16
JAPIO CLASS: 45.1 (INFORMATION PROCESSING -- Arithmetic Sequence Units);
45.4 (INFORMATION PROCESSING -- Computer Applications)
JOURNAL: Section: P, Section No. 1742, Vol. 18, No. 273, Pg. 143, May
24, 1994 (19940524)

ABSTRACT

PURPOSE: To forcibly let a processor perform system change-over even at the time of a fault in the system change-over of a duplicating device where the processor is mounted.

CONSTITUTION: The duplicating device is provided with a change detecting circuit 2 detecting the change of operation state indication from active to reserve, a monitoring timer 4 started by the change of operation state indication information and a control circuit 3 permitting one of an acknowledge signal from the processor 1 or an overflow signal from the monitoring timer 4 to be a trigger so as to execute system change-over. At the time of normality in the processor 1, system change-over (the change-over of an operation state) is executed by the acknowledge signal from the processor to which the change of the operation state is transmitted. Unless the acknowledge signal is outputted at the time of the fault in the processor, system change-over is executed with the overflow signal of the monitoring timer 4 as the trigger.

?

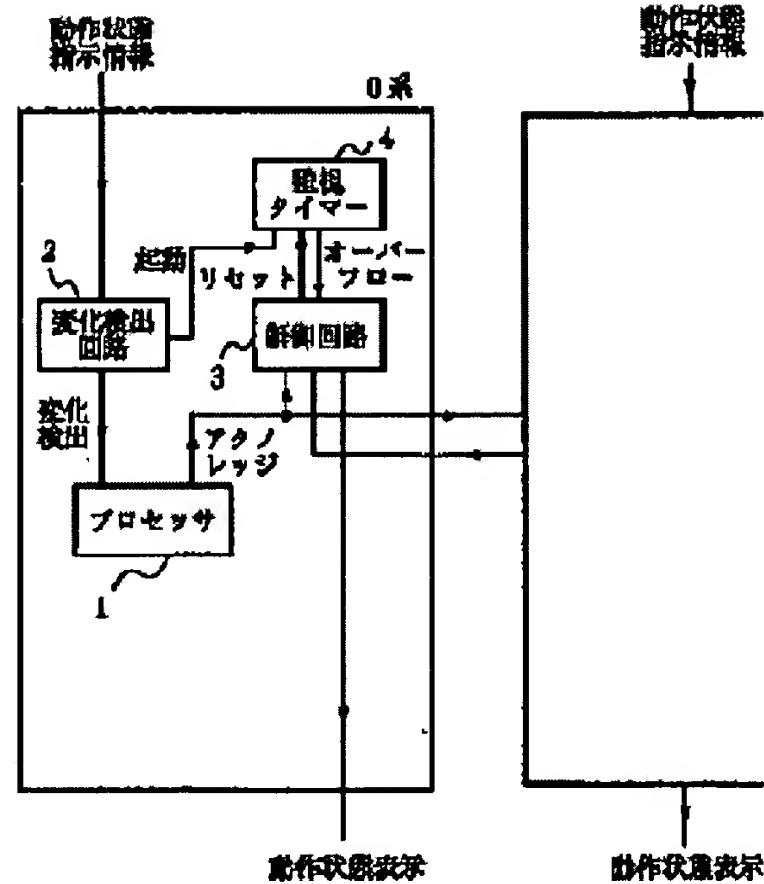
SYSTEM FOR CHANGING-OVER DUPLICATING DEVICE

Patent number: JP6044093
Publication date: 1994-02-18
Inventor: MIZUGUCHI TADASHI; others: 01
Applicant: NEC CORP; others: 01
Classification:
 - **international:** G06F11/20; G06F15/16
 - **european:**
Application number: JP19920079676 19920401
Priority number(s):

Abstract of JP6044093

PURPOSE: To forcibly let a processor perform system change-over even at the time of a fault in the system change-over of a duplicating device where the processor is mounted.

CONSTITUTION: The duplicating device is provided with a change detecting circuit 2 detecting the change of operation state indication from active to reserve, a monitoring timer 4 started by the change of operation state indication information and a control circuit 3 permitting one of an acknowledge signal from the processor 1 or an overflow signal from the monitoring timer 4 to be a trigger so as to execute system change-over. At the time of normality in the processor 1, system change-over (the change-over of an operation state) is executed by the acknowledge signal from the processor to which the change of the operation state is transmitted. Unless the acknowledge signal is outputted at the time of the fault in the processor, system change-over is executed with the overflow signal of the monitoring timer 4 as the trigger.



(51)Int.Cl.⁵G 0 6 F 11/20
15/16

識別記号 庁内整理番号

3 1 0 E 7313-5B
4 7 0 J 9190-5L

F I

技術表示箇所

審査請求 未請求 請求項の数1(全3頁)

(21)出願番号 特願平4-79676

(22)出願日 平成4年(1992)4月1日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(71)出願人 000232254

日本電気通信システム株式会社

東京都港区三田1丁目4番28号

(72)発明者 水口 忠

東京都港区芝五丁目7番1号日本電気株式
会社内

(72)発明者 山本 高明

東京都港区三田一丁目4番28号日本電気通
信システム株式会社内

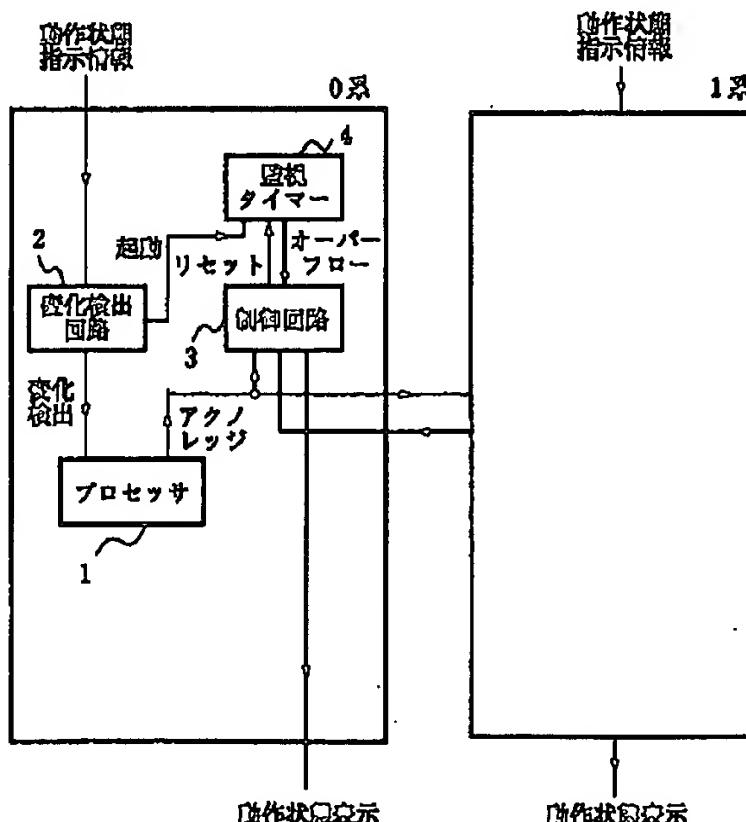
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】二重化装置切替方式

(57)【要約】

【目的】プロセッサ搭載する二重化装置の系切替において、プロセッサが障害時でも強制的に系切替を実行させる。

【構成】二重化装置内に現用から予備への動作状態指示の変化を検出する変化検出回路2と、動作状態指示情報の変化で起動される監視タイマー4と、プロセッサ1からのアクノレッジ信号が監視タイマー4からのオーバーフロー信号のいずれかをトリガにして系切替を実行する制御回路3とを備えている。プロセッサ1の正常時は、動作状態の変化を伝達されたプロセッサからのアクノレッジ信号により系切替(動作状態の切替)が行なわれる、プロセッサ障害時でアクノレッジ信号が出力されない場合は、監視タイマー4のオーバーフロー信号をトリガに系切替えが行なわれる。



【特許請求の範囲】

【請求項1】 プロセッサを有する二重化装置における現用系と予備系との動作状態の切替方式において、前記二重化装置内に上位装置からの動作状態指示情報の変化を検出し前記プロセッサに伝達する手段と、前記動作状態指示情報の変化時点からの一定時間を監視するタイマーと、前記プロセッサからのアクノレッジ信号と前記監視タイマーからのオーバーフロー信号とのどちらかの信号の受信により動作状態を切替える制御回路とを備えることを特徴とする二重化装置切替方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はプロセッサを有する二重化装置における現用系及び予備系の系切替方式に関する。

【0002】

【従来の技術】 従来のプロセッサを有する二重化装置の切替方式では、切替指示があると、プロセッサ制御により切替時の準備処理を実行した後に、切替を実行していた。

【0003】

【発明が解決しようとする課題】 この従来の切替方式では、プロセッサが準備処理を実行し、プロセッサよりのアクノレッジ信号が output されたことにより、切替が実行されるので、プロセッサに障害が発生すると、アクノレッジ信号が output されず切替が実行されなくなる問題点がある。

【0004】

【課題を解決するための手段】 本発明の二重化装置切替方式は、プロセッサを有する二重化装置における現用系と予備系との動作状態の切替方式において、前記二重化装置内に上位装置からの動作状態指示情報の変化を検出し前記プロセッサに伝達する手段と、前記動作状態指示情報の変化時点からの一定時間を監視するタイマーと、前記プロセッサからのアクノレッジ信号と前記監視タイマーからのオーバーフロー信号とのどちらかの信号の受信により動作状態を切替える制御回路とを備えている。

【0005】

【実施例】 次に本発明について図面を参照して説明する。

【0006】 図1は本発明の一実施例のブロック図である。二重化装置の片系を0系、他の片系を1系とここでは呼び、0系、1系は同一構成である。0系、1系ともプロセッサ1と、動作状態指示情報の変化検出回路2と、動作状態を切替える制御回路3と、動作状態指示情報の変化からの時間を監視する監視タイマー3とを有している。

【0007】 次に、0系が現用系から予備系へ、1系が予備系から現用系へ切替るケースについて説明する。

10 【0008】 0系に対し、上位装置からの動作状態指示は現用から予備へ変化し、変化検出回路2がこの変化を検出しプロセッサ1に伝達する。一方、監視タイマー4は、変化時点よりタイマーが起動される。プロセッサ1は、切替準備処理終了後、両系の制御回路3にアクノレッジ信号を出力する。同様に、1系に対しても動作状態指示は予備から現用に変化し、以降0系と同様にプロセッサ1は両系にアクノレッジ信号を出力する。各々の系の制御回路3は、両系のプロセッサ1からのアクノレッジ信号を受信した時点で系切替を実行する。

20 【0009】 プロセッサ1に障害が発生し、アクノレッジ信号を両系プロセッサ1から受信できない時は、各々の系の監視タイマー4がオーバーフロー信号を出力し、制御回路3はオーバーフロー信号により切替を実行する。この監視タイマー4のオーバーフロー時間は、プロセッサ1が正常時にアクノレッジ信号を返答するのに要する時間より大きく設定する必要がある。

【0010】

【発明の効果】 以上説明したように本発明は、動作状態指示情報の変化時点から一定時間を監視するタイマーを備えることにより、プロセッサ正常時には情報欠落のない連続的な切替を提供することができ、プロセッサ障害時でも強制的に切替を実行することができ、二重化装置の信頼性を高めることができる。

【図面の簡単な説明】

【図1】 本発明の一実施例のブロック図である。

【符号の説明】

1 プロセッサ
2 變化検出回路
3 制御回路
4 監視タイマー

40 4 監視タイマー

【図1】

